

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Tsutomu HIGUCHI**

Serial No.: **Not Yet Assigned**

Filed: **August 21, 2003**

For. **SEMICONDUCTOR PACKAGE AND SEMICONDUCTOR DEVICE**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Date: August 21, 2003

Sir:

The benefit of the filing dates of the following prior foreign applications are hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2002-243595, filed August 23, 2002

Japanese Appln. No. 2003-170953, filed June 16, 2003

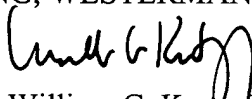
In support of these claims, the requisite certified copies of said original foreign applications are filed herewith.

It is requested that the file of these applications be marked to indicate that the applicant has complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copies.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,

ARMSTRONG, WESTERMAN & HATTORI, LLP


William G. Kratz, Jr.
Reg. No. 22,631

WGK/l
Atty. Docket No. 030942
Suite 1000
1725 K Street, N.W.
Washington, D.C. 20006
(202) 659-2930



23850

PATENT TRADEMARK OFFICE

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年 8月23日
Date of Application:

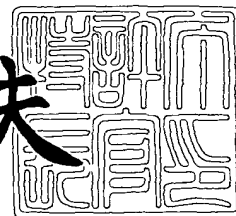
出願番号 特願2002-243595
Application Number:
[ST. 10/C]: [JP2002-243595]

出願人 新光電気工業株式会社
Applicant(s):

2003年 7月24日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3058873

【書類名】 特許願

【整理番号】 14-071

【提出日】 平成14年 8月23日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 1/02
H05K 1/18
H01L 23/50

【発明の名称】 半導体パッケージ及び半導体装置

【請求項の数】 16

【発明者】
【住所又は居所】 長野県長野市大字栗田字舍利田 7 1 1 番地 新光電気工業株式会社内

【氏名】 樋口 努

【特許出願人】
【識別番号】 000190688
【氏名又は名称】 新光電気工業株式会社

【代理人】
【識別番号】 100091672
【住所又は居所】 東京都中央区日本橋人形町 3 丁目 1 1 番 7 号
山西ビル 4 階

【弁理士】
【氏名又は名称】 岡本 啓三
【電話番号】 03-3663-2663

【手数料の表示】
【予納台帳番号】 013701
【納付金額】 21,000円

【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9816048

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体パッケージ及び半導体装置

【特許請求の範囲】

【請求項 1】 金属板と、

絶縁基板と、該絶縁基板の一方の面に形成された信号配線層と、該絶縁基板の他方の面に一体的に形成されたグランドプレーンとを備え、該グランドプレーン側の面が前記金属板の上に固着された配線基板とを有し、

前記信号配線層は、配線線路部と、該配線線路部の幅より太い幅の接続パッド部とにより構成されており、前記接続パッド部に対応する前記グランドプレーンの部分に不形成部を設け、かつ前記不形成部に対応する前記金属板の部分に凹部を設けたことを特徴とする半導体パッケージ。

【請求項 2】 前記絶縁基板の一方の面に、前記信号配線層に隣接して形成されたグランド配線層をさらに有し、

前記グランド配線層と前記グランドプレーンと前記金属板とを電氣的に接続して一体的な同電位のグランドとしたことを特徴とする請求項 1 に記載の半導体パッケージ。

【請求項 3】 前記グランド配線層と前記グランドプレーンと前記金属板とは、導電体が充填されたスルーホールを介して電氣的に接続されていることを特徴とする請求項 2 に記載の半導体パッケージ。

【請求項 4】 前記グランド配線層と前記グランドプレーンと前記金属板とは、前記グランド配線層及び前記グランドプレーンの側面が露出する前記配線基板の端部側壁から前記金属板に到達する領域に設けられた導電体により電氣的に接続されていることを特徴とする請求項 2 に記載の半導体パッケージ。

【請求項 5】 金属板と、

絶縁基板と、該絶縁基板の一方の面に形成された信号配線層とを備え、該絶縁基板の他方の面が前記金属板の上に固着された配線基板とを有し、

前記信号配線層は、配線線路部と、該配線線路部の幅より太い幅の接続パッド部とにより構成されており、前記接続パッド部に対応する前記金属板の部分に凹部を設けたことを特徴とする半導体パッケージ。

【請求項 6】 前記絶縁基板の一方の面に、前記信号配線層に隣接して形成されたグランド配線層をさらに有し、

前記グランド配線層と前記金属板とを電氣的に接続して一体的な同電位のグランドとしたことを特徴とする請求項 5 に記載の半導体パッケージ。

【請求項 7】 前記金属板の凹部は空洞であるか、又は該凹部に樹脂層が充填されていることを特徴とする請求項 1 乃至 6 に記載の半導体パッケージ。

【請求項 8】 前記金属板の凹部は、柱状型、半球形型又は錐体型になっていることを特徴とする請求項 1 乃至 7 のいずれか一項に記載の半導体パッケージ。

【請求項 9】 前記金属板に設けられた凹部は、前記配線線路部と前記接続パッド部との間でインピーダンスの整合が得られる深さに調整されていることを特徴とする請求項 1 乃至 8 のいずれか一項に記載の半導体パッケージ。

【請求項 10】 金属板と、

フィルム基板と、該フィルム基板の一方の面に形成され、バンプに接合される接続パッド部をもつ配線層とを備え、該フィルム基板の他方の面が前記金属板の上に固着された配線基板とを有し、

前記接続パッド部に対応する前記金属板の部分に凹部を設けることにより、前記バンプにかかるストレスを緩和させるようにしたことを特徴とする半導体パッケージ。

【請求項 11】 前記フィルム基板の他方の面に一体的に形成されたグランドプレーンをさらに有し、前記接続パッド部に対応する前記グランドプレーンの部分に不形成部が設けられていることを特徴とする請求項 10 に記載の半導体パッケージ。

【請求項 12】 前記金属板の凹部は空洞であるか、又は、該凹部に弾性体若しくはフェノール系樹脂が充填されていることを特徴とする請求項 10 又は 11 に記載の半導体パッケージ。

【請求項 13】 前記配線基板は、前記金属板の中央所定部に設けられた半導体チップが載置されるチップ載置部を除く周縁部に固着されていることを特徴とする請求項 1 乃至 12 のいずれか一項に記載の半導体パッケージ。

【請求項 14】 請求項 13 に記載の半導体パッケージと、

前記チップ載置部に接続電極が露出して固着されていると共に、前記接続電極が前記配線基板の一方の面の配線層の所定部に電氣的に接続された半導体チップとを有することを特徴とする半導体装置。

【請求項 15】 前記半導体パッケージの金属板のチップ載置部にはキャビティが設けられており、前記半導体チップは該キャビティの底部に固着されていることを特徴とする請求項 14 に記載の半導体装置。

【請求項 16】 前記配線基板の一方の面の接続パッド部に接合されたバンパをさらに有することを特徴とする請求項 14 又は 15 に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体パッケージ及び半導体装置に係り、より詳しくは、高周波用途に用いられる F B G A (Fine Pitch Ball Grid Array) タイプなどの半導体パッケージ及びその半導体パッケージに半導体チップが実装された半導体装置に関する。

【0002】

【従来の技術】

近年、情報通信機器などに用いられる高周波用途の半導体装置ではその信号速度が高速化しつつあり、かかる信号の高速化は信号波形の乱れによって律速される。そこで、より高速化された信号が印加されてもその信号波形の乱れを抑止できる半導体装置が望まれる。このような半導体装置は、例えば 2 メタル配線基板を用いた F B G A パッケージタイプの構造を有する。図 11 (a) は従来技術に係る F B G A パッケージタイプの構造を有する半導体装置を示す断面図、図 11 (b) は図 11 (a) を A 部からみた部分平面図である。

【0003】

図 11 (a) に示すように、従来の F B G A パッケージタイプの半導体装置 120 では、絶縁フィルム 100 の一方の面に信号配線層 102 が形成され、また他方の面にはグランドプレーン 104 がその全面にわたって形成されている。信

号配線層 102 はそのバンプ接続部を除いてソルダレジスト膜 106 に被覆されている。このようにして配線基板 105 が基本構成されている。そして信号配線層 102 のバンプ接続部にははんだボール 108 が搭載されている。

【0004】

配線基板 105 のグランドプレーン 104 側の面は、中央部にキャビティ 112 a が設けられたスティフナ 112 (放熱板兼補強板) のキャビティ 112 a を避けた周縁部に接着層 110 を介して固着されている。また、スティフナ 112 のキャビティ 112 a の底部には半導体チップ 114 がその接続電極 114 a が露出するようにして接着層 110 a を介してダイボンディングされている。

【0005】

半導体チップ 114 の接続電極 114 a と配線基板 105 の信号配線層 102 のワイヤボンディングパッド部 102 a とがワイヤ 116 により結線されている。さらに半導体チップ 114、ワイヤ 116 及び信号配線層 102 のワイヤボンディングパッド部 102 a は封止樹脂 118 により封止されている。

【0006】

また、図 11 (a) の信号配線層 102 を A 部からみると、図 11 (b) に示すように、信号配線層 102 は配線線路部 102 x と接続パッド部 102 y とから構成されている。配線線路部 102 x は伝送経路全体にわたって略同一な配線幅で形成されている。一方、接続パッド部 102 y は比較的大きな径のはんだボール 108 が配置される都合上、接続パッド部 102 y の径は配線線路部 102 x の配線幅より太くなって配置されている。

【0007】

さらに、複数の信号配線層 102 の両側にはグランド配線層 103 が隣接して形成されており、このグランド配線層 103 はスルーホール 100 a を介してグランドプレーン 104 に電氣的に接続されている。従来の FBGA パッケージ構造を有する半導体装置 120 は以上のようにして基本構成されていた。

【0008】

【発明が解決しようとする課題】

上記した半導体装置 120 の配線基板 105 において、信号配線層 102 のう

ちの配線線路部 102x では、配線線路部 102x の配線幅を全体の伝送路にわたって略同一幅で配置させることにより、配線線路部 102x とグランドプレーン 104 との間の静電容量などを略同一になるように設計することが可能である。

【0009】

さらに信号配線層 102 の近傍にはスペース（抜き部）が略同一になるようにグランド配線層 103 を配置させることができる。このようにして、配線線路部 102x においては、インピーダンスを整合させることが可能であることから信号の伝達損失は殆ど発生しない。

【0010】

しかしながら、信号配線層 102 のうちの接続パッド部 102y では、はんだボール 108 を搭載させる都合上、配線線路部 102x の配線幅より大きな幅で配置されることになる。従って、配線線路部 102x とグランドプレーン 104 との間、及び接続パッド 102y とグランドプレーン 104 との間に形成される静電容量が異なることとなり、インピーダンス整合が大きく崩れる。その結果、信号の伝達損失が発生するようになり、所望の周波数における伝達特性が得られなくなるという問題がある。

【0011】

また、従来の半導体装置 120 が実装基板に実装される場合に、半導体装置 120 にその水平方向からストレスがかかると、半導体装置 120 のはんだボール 108 の接合部にストレスが集中してはんだボール 108 に接合された信号配線層 102 などが断線する恐れがある。

【0012】

本発明は以上の問題点を鑑みて創作されたものであり、伝送経路の全体にわたってインピーダンスを整合させることができると共に、実装基板に実装される際にストレスがかかっても何ら不具合が発生しない半導体パッケージ及びその半導体パッケージに半導体チップが実装された半導体装置を提供することを目的とする。

【0013】

【課題を解決するための手段】

上記課題を解決するため、本発明は半導体パッケージに係り、金属板と、絶縁基板と、該絶縁基板の一方の面に形成された信号配線層と、該絶縁基板の他方の面に一体的に形成されたグランドプレーンとを備え、該グランドプレーン側の面が前記金属板の上に固着された配線基板とを有し、前記信号配線層は、配線線路部と、該配線線路部の幅より太い幅の接続パッド部とにより構成されており、前記接続パッド部に対応する前記グランドプレーンの部分に不形成部を設け、かつ前記不形成部に対応する前記金属板の部分に凹部を設けたことを特徴とする。

【0 0 1 4】

本発明では、信号配線層の配線線路部とそれより大きな幅を有する接続パッド部との間でインピーダンスを整合させるために、接続パッド部に対応するグランドプレーンの部分が除去されて不形成部が設けられている。さらにこの不形成部に対応する金属板（スティフナ）の部分にインピーダンス整合が得られる深さに調整された凹部が設けられている。この凹部は空洞であってもよいし、樹脂層が充填されているようにしてもよい。

【0 0 1 5】

このようにして、配線線路部とグランドプレーンとで形成される静電容量と、接続パッド部と金属板とで形成される静電容量が等しくなるようにする。これに基づいて、配線線路部と接続パッド部との間でインピーダンスの整合が得られるようになる。

【0 0 1 6】

また、絶縁基板の他方の面にグランドプレーンを設けずに金属板に固着された配線基板においても、接続パッド部に対応する金属板の部分に所定の凹部を設けることにより、同様に配線線路部と接続パッド部との間でインピーダンス整合を得ることができる。

【0 0 1 7】

また、上記した発明の一つの好適な態様では、前記絶縁基板の一方の面に、前記信号配線層に隣接して形成されたグランド配線層をさらに有し、前記グランド配線層と前記グランドプレーンと前記金属板とを電氣的に接続して一体的な同電

位のグラウンドとしてもよい。これにより、グラウンド電位のばらつきが抑制されてインピーダンスが安定した状態でその整合を得ることが可能になる。

【0018】

また、上記した課題を解決するため、本発明は半導体パッケージに係り、金属板と、フィルム基板と、該フィルム基板の一方の面に形成され、接続パッド部をもつ配線層とを備え、該フィルム基板の他方の面が前記金属板の上に固着された配線基板とを有し、前記接続パッド部に対応する前記金属板の部分に凹部を設けることにより、前記バンプにかかるストレスを緩和させるようにしたことを特徴とする。

【0019】

本発明の半導体パッケージを有する半導体装置が実装基板に実装された後に、半導体装置に対してその水平方向からストレスがかかる場合、接続パッド部に対応する金属板に凹部を設けておくことで可撓性を有するフィルム基板が撓んで変形することによりバンプに集中するストレスをフィルム基板に吸収させることができる。

【0020】

従って、たとえ、バンプに対してその水平方向からストレスがかかったとしても、バンプに接合された接続パッド部を含む配線層にクラックが発生して断線するなどの不具合が発生することが防止される。

【0021】

【発明の実施の形態】

以下、本発明の実施の形態について、添付の図面を参照して説明する。

【0022】

(第1の実施の形態)

図1(a)は本発明の第1実施形態に係る半導体パッケージ(半導体装置)を示す断面図、図1(b)は図1(a)をB方向からみた部分平面図、図2(a)は図1(b)のI-Iに沿った断面図、図2(b)は図1(b)のII-IIに沿った断面図、図3は同じく半導体パッケージに係るスティフナの凹部内に空洞部が設けられた形態を示す部分断面図、図4は同じく半導体パッケージに係るス

ティフナの凹部形状の変形例を示す部分断面図である。

【0023】

図1 (a) に示すように、本発明の第1実施形態の半導体パッケージは半導体装置1を構成するものであって、配線基板10及びスティフナ12 (金属板) から基本構成されている。この半導体パッケージに半導体チップ14が実装されて半導体装置1となる。配線基板10では、ポリイミド又はエポキシなどの樹脂からなる絶縁フィルム16 (絶縁基板) の一方の面に信号配線層20がパターン化されて形成され、また他方の面にはグランドプレーン18が所定部を除いてほぼ全面にわたって形成されている。

【0024】

この信号配線層20は、図1 (b) に示すように、配線線路部20aとはんだボール25が搭載される接続パッド部20bとから構成されている。また複数の信号配線層20の両側にはグランド配線層22が所定のスペースを隔てて隣接して設けられている。信号配線層20、グランド配線層22及びグランドプレーン18は銅 (Cu) などの金属層からなる。

【0025】

また、信号配線層20及びグランド配線層22上には信号配線層20のバンプ接続部などに開口部を有するソルダレジスト膜24が形成されている。このようにして配線基板10が基本構成されていて、配線基板10のグランドプレーン18側の面がスティフナ12の中央部を除く周縁部に樹脂層26を介して固着されている。そして配線基板10の信号配線層20のバンプ接続部にはんだボール25 (バンプ) が搭載されている。このスティフナ12は銅、銅合金又はアルミニウムなどの金属からなり、一般的には放熱板と支持板とを兼ねるものである。

【0026】

スティフナ12の中央部にはチップ載置部となるキャビティ13が設けられており、このキャビティ13の底部に半導体チップ14がその表面の接続電極14aが露出するようにその裏面が接着層27を介してダイボンディングされている。そして半導体チップ14の接続電極14aと配線基板10の信号配線層20のボンディングパッド部20cとがワイヤ28で結線されている。さらに半導体チ

ップ14、ワイヤ28及び信号配線層20のボンディングパッド部20cなどが封止樹脂30により封止されている。

【0027】

本発明の第1実施形態の半導体パッケージは、配線基板10を構成する信号配線層20のうちの配線線路部20aと接続パッド部20bとにおいて、一定の線幅を有する配線線路部20aがそれより太い幅を有するパッド部20bに繋がっていることから、それらの間でインピーダンスの整合が得られずに信号の伝達損失が発生することを鑑みて工夫されたものである。

【0028】

すなわち、図1(a)、(b)及び図2(b)に示すように、本実施形態の半導体パッケージでは、信号配線層20の接続パッド部20bに対応するグランドプレーン18の部分にそれが除去された不形成部18aが設けられている。これに加えて、グランドプレーン18の不形成部18aに対応するステイフナ12の部分にはインピーダンス整合が得られる深さに調整された凹部12aが設けられている。そしてステイフナ12の凹部12aには樹脂層26が充填されている。樹脂層26は配線基板10とステイフナ12とを接着させる機能を兼ねており、ステイフナ12と配線基板10とが樹脂層26を介して接着される際に押圧されて凹部12a内に充填される。

【0029】

これにより、図2(a)及び(b)に示すように、信号配線層20の配線線路部20aとグランドプレーン18とで形成される静電容量C1は、信号配線層20の接続パッド部20bとステイフナ12とで形成される静電容量C2と等しく設定されるようになる。これに基づいて、信号配線層20の配線線路部20aと接続パッド部20bとの間でインピーダンス整合が得られるようになり、所望の周波数において信号伝達経路の全体にわたって損失がない状態で信号を伝達することができるようになる。例えば40GHz以上にわたる広帯域で安定した伝送特性が得られるようになる。

【0030】

インピーダンス整合が得られる凹部12aの深さは、絶縁フィルム16の比誘

電率や厚さ、凹部 12a に充填される樹脂層 26 の比誘電率、信号配線層 20 の接続パッド部 20b の径や厚さなどにより最適値が異なってくる。すなわち、各種半導体パッケージの設計ルールに対応させて配線線路部 20a と接続パッド部 20b との間でインピーダンス整合が得られるように凹部 12a の深さが適宜調整される。

【0031】

例えば、絶縁フィルム 10 の厚さ：0.05mm、絶縁フィルム 10 の比誘電率：3.2、信号配線層 20 の接続パッド部 20b の厚さ：0.018mm、接続パッド部 20b の径：0.60mm、樹脂層 26 の比誘電率：3.2、凹部の形状：円柱状、とする場合、凹部 12a を含む深さ（図 2（b）の d）、すなわち絶縁フィルム 16 から凹部 12a の底面までの深さは 0.21mm 程度となる。この場合、信号配線層 20 の配線線路部 20a 及びパッド部 20b のインピーダンスは共に 50Ω となってインピーダンス整合が得られる。

【0032】

なお、ステイフナ 12 の凹部 12a に充填する樹脂層 26 としては、上記したように絶縁フィルム 16 と比誘電率が略同一のものを使用してもよいし、絶縁フィルムと比誘電率の異なる誘電体材料を使用してもよい。

【0033】

あるいは、図 3 に示すように、ステイフナ 12 の凹部 12a には何も充填されず空洞部 11 が設けられている形態としてもよい。この場合、ステイフナ 12 と配線基板 10 とは接着シート 26x により接着されている。この接着シート 26x にはステイフナ 12 の凹部 12a に対応する開口部が設けられている。そして接着シート 26x はステイフナ 12 又は配線基板 10 上に貼着され、凹部 12a と接着シート 26x の開口部とが対応するようにしてステイフナ 12 と配線基板 10 とが接着される。

【0034】

このようにしてステイフナ 12 の凹部 12a 内に空洞部 11 が設けられた形態とする場合、樹脂層 26 の比誘電率を空気の誘電率（1）に代えて計算すればよいので、他の条件が上記したものと同一である場合は、凹部 12a を含む深さ（

図3のd)、すなわち絶縁フィルム16から凹部12aの底面までの深さを0.13mm程度とすればよい。

【0035】

また、ステイフナ12に形成される凹部12aの形状は、図3に示すような柱状型の凹部12aの他に、図4(a)に示すような半球形型の凹部12b、あるいは図4(b)に示すような錐体型の凹部12cなどとしてもよい。図4(a)及び(b)ではステイフナ12の凹部12a内に樹脂層26が充填された形態を例示している。

【0036】

なお、信号配線層20のパッド部20bの周縁部から電気力線が横方向に広がって正確なインピーダンス整合が得られない恐れがある場合は、図4(a)に示す半球形型の凹部12bとすることにより電気力線の影響が補正されて正確なインピーダンス補正が得られるため好ましい。

【0037】

図3の柱状型の凹部12aはステイフナ12の表層部をエンドミルにより加工することにより得られる。また図4(a)の半球形型の凹部12bはステイフナ12の表層部を選択的にウェットエッチングすることにより得られる。また図4(b)の錐体型の凹部12cはステイフナ12の表層部を先端部が尖ったドリルにより加工することにより得られる。

【0038】

また、本実施形態の半導体パッケージでは、図1(a)及び図3に示すように、グランド配線層22とグランドプレーン18及びステイフナ12とを電氣的に接続するためのスルーホール16aが形成されている。このスルーホール16aは、配線基板10がステイフナ12に固着された後（はんだボール25が搭載される前）に、保護シート（不図示）が配線基板10の信号配線層16側の面に貼着され、保護テープ、信号配線層20、絶縁フィルム16、グランドプレーン18及び樹脂層26がドリルなどにより加工されて形成される。続いて、スルーホール16a内に銀ペーストなどの導電性ペースト19（導電体）が充填された後、保護シートが剥離される。

【0039】

このようにして、信号配線層 20 に隣接して設けられたグランド配線層 22 は、スルーホール 16 a 内に充填された導電性ペースト 19 を介してグランドプレーン 18 に電氣的に接続されるばかりではなく、スティフナ 12 にも電氣的に接続される。つまり、グランド配線層 22、グランドプレーン 18 及びスティフナ 12 が同電位となって、より大きな面積を有する一体的なグランドとして機能させることができる。これにより、グランド電位のばらつきが抑制されてインピーダンスが安定するようになる。

【0040】

なお、スルーホール 16 a での接続によりグランド配線層 22、グランドプレーン 18 及びスティフナ 12 を電氣的に接続する代わりに以下のような形態としてもよい。図 5 (a) は本発明の第 1 実施形態の半導体パッケージに係る変形例を示す部分断面図、図 5 (b) は図 5 (a) を C 方向からみた部分平面図である。

【0041】

本実施形態の半導体パッケージの変形例は、図 5 (a) 及び (b) に示すように、配線基板 10 の端部側壁にグランド配線層 22 及びグランドプレーン 18 の終端部の側面が露出して形成されており、その部分のスティフナ 12 には配線基板 10 からはみ出したはみ出し部 12 x が設けられている。そして、導電性ペースト 19 a (導電体) が配線基板 10 の側面を被覆するようにしてスティフナ 12 のはみ出し部 12 x まで延びて形成されている。このようにして、グランド配線層 22 がグランドプレーン 18 及びスティフナ 12 に電氣的に接続された構造とすることができる。この変形例では、スルーホール 16 a を特別に形成する必要がないので、グランド配線層 22、グランドプレーン 18 及びスティフナ 12 を簡易な方法により電氣的に接続して同電位のグランドとすることができる。

【0042】

以上のように、本実施形態の半導体パッケージでは、信号配線層 20 の配線線路部 20 a と接続パッド部 20 b との間でインピーダンスを整合させるために、接続パッド部 20 b に対応するグランドプレーン 18 の部分にグランドプレーン

18が部分的に除去された不形成部18aが設けられている。さらに不形成部18aに対応するステイフナ12の部分にインピーダンス整合が得られる深さに調整された凹部12aが設けられている。この凹部12aには所定の比誘電率の樹脂層26が充填されるか、又は凹部12aはその中に空洞部11が設けられた状態で形成される。また、グランド配線層22はグランドプレーン18及びステイフナ12に電氣的に接続されてこれらが同電位のグランドを構成するようにしている。

【0043】

以上のことより、半導体装置1の配線基板10の伝送経路全体にわたってインピーダンスが安定した状態でその整合を得ることが可能になる。

【0044】

(第2の実施の形態)

図6は本発明の第2実施形態の半導体パッケージ(半導体装置)を示す断面図である。図6に示すように、第2実施形態の半導体装置1aでは、キャビティが形成されていない平板状のステイフナ12xを使用し、その中央部のチップ載置部に半導体チップ14が固着されている。そして前述した構成と同様な配線基板10がステイフナ12xのチップ載置部以外の周縁部に固着されている。第2実施形態におけるその他の要素は第1実施形態における図1の半導体装置1と同様であるのでその説明を省略する。なお、第1実施形態と同様な各種の変形や変更がなされた形態としてもよい。

【0045】

(第3の実施の形態)

図7は本発明の第3実施形態の半導体パッケージ(半導体装置)を示す断面図である。図7に示すように、第3実施形態の半導体装置1bでは、第2実施形態の半導体装置1aのはんだボール25を省略してLGA(Land Grid Array)タイプのパッケージ構造を有する半導体装置としている。この場合、はんだボールは実装基板(マザーボード)側の配線パッドに搭載され、そのはんだボールが配線基板10の信号配線層20のバンプ接続部20dに接合される。なお、第1実施形態の半導体装置1のはんだボール25を省略してLGAタイプとしてもよい。

。

【0046】

第3実施形態におけるその他の要素は第1実施形態における図1の半導体装置1と同様であるのでその説明を省略する。なお、第1実施形態と同様な各種の変形や変更がなされた形態としてもよい。

【0047】

(第4の実施の形態)

図8は本発明の第4実施形態の半導体パッケージ(半導体装置)を示す断面図である。第4の実施形態が第1実施形態と異なる点は配線基板のグランドプレーンを省略してスティフナがグランドプレーンを兼ねるようにした形態であるので、図1と同一要素については同一符号を付してその説明を省略する。

【0048】

図8に示すように、第4実施形態の半導体パッケージ(半導体装置1c)では、絶縁フィルム16の一方の面には第1実施形態と同様な信号配線層20とグランド配線層22が形成されている。一方、配線基板16の他方の面には第1実施形態と違ってグランドプレーンが形成されていない。この配線基板16の他方の面は樹脂層26を介してスティフナ12に固着されている。

【0049】

またグランド配線層22は導電性ペースト19が充填されたスルーホール16aを介してスティフナ12に電氣的に接続されて同電位のグランドになっている。つまり、スティフナ12は放熱板及び支持板として機能するだけでなく、第1実施形態のグランドプレーン18としても機能する。なお、第1実施形態の変形例のように、スルーホール16aを形成せずに、グランド配線層22の終端部側面とスティフナ12とを導電性ペーストで接続するようにしてもよい。

【0050】

また、接続パッド部20bに対応するスティフナ12の部分には、第1実施形態と同様に、信号配線層20の配線線路部20aと接続パッド部20bとの間でインピーダンス整合が得られるような深さに調整された凹部12aが形成されている。この凹部12aには第1実施形態と同様に所定の樹脂層26が充填されて

いる。あるいは凹部 12a に空洞部が設けられている形態としてもよい。

【0051】

第4実施形態の半導体パッケージ（半導体装置 1c）では、配線基板 10 にグランドプレーン 18 を設けずにスティフナ 12 がグランドプレーンを兼ねるようにしたので、半導体パッケージの構成を簡易とすることができ、その製造コストを低減させることができる。なお、第1実施形態と同様に各種の変更や変形がなされた形態としてもよい。

【0052】

（第5の実施の形態）

図9は従来技術に係る実装基板に実装された半導体装置にストレスがかかった様子を示す部分断面図、図10は本発明の第5実施形態の半導体パッケージ（半導体装置）を示す断面図である。図10において、第1実施形態の図1と同一要素については同一符号を付してその詳しい説明を省略する。

【0053】

図9に示すように、従来技術に係るFBGAパッケージ構造を有する半導体装置 120（図11）が実装基板（マザーボード） 130 に実装された電子部品において、半導体装置 120 に対してその水平方向にストレスがかかると、はんだボール 108（バンプ）の接合部近傍にストレスが集中する。このため、はんだボール 108 に接合された接続パッド 102y 近傍にストレスがかかってクラックが発生するなどして信号配線層 102 が断線する恐れがある。第5実施形態の半導体パッケージはかかる不具合を解消するために工夫されたものである。

【0054】

図10（a）に示すように、第5実施形態の半導体パッケージ（半導体装置） 1d は、第1実施形態の半導体装置 1 と同様に構成されたものであって、配線基板 10 のグランドプレーン 18 が形成された面がスティフナ 12 のチップ載置部を除く周縁部に接着シート 26x を介して固着されている。配線基板 10 を構成する絶縁フィルム 16 は可撓性を有するポリイミドやエポキシなどの樹脂フィルムからなる。

【0055】

そして、はんだボール 25 が搭載される接続パッド部 20 b に対応するグランドプレーン 18 に不形成部 18 a が設けられており、さらにこの不形成部 18 a に対応するスティフナ 12 の部分に凹部 12 x が形成されている。図 10 (a) では、凹部 12 x に空洞部 11 が設けられた形態を例示している。

【0056】

このようにすることにより、図 10 (b) に示すように、半導体装置 1 d のはんだボール 25 が実装基板 32 に接合されて実装された後に半導体装置 1 d に対してその水平方向からストレスがかかる場合、可撓性を有する絶縁フィルム 16 が凹部 12 x 側に撓んで変形することによりはんだボール 25 に集中するストレスを絶縁フィルム 16 に吸収させることができる。

【0057】

従って、たとえ、はんだボール 25 に対してその水平方向からストレスがかかったとしても、はんだボール 25 に接合された接続パッド 20 b を含む信号配線層 20 にクラックが発生して断線するなどの不具合が発生することが防止される。これと同時に、実装基板 32 の接続パッドにかかるストレスも緩和されるため、実装基板 32 の配線の信頼性を向上させることができる。

【0058】

このように、第 5 実施形態では、はんだボール 25 にストレスがかかる際に、はんだボール 25 が配置された領域に対応する絶縁フィルム 16 の部分がそのストレスを吸収できる程度に撓んで変形するように凹部 12 x を形成すればよい。

【0059】

なお、スティフナ 12 の凹部 12 x に空洞部 11 が設けられた形態を例示したが、絶縁フィルム 16 の変形を妨げない程度の低硬度体が凹部 12 x 内に充填された形態としてもよい。低硬度体としては、クロロブレン合成ゴム系の弾性体、フェノール系樹脂などを使用することができる。この低硬度体が凹部 12 x 内に充填されていると共に、樹脂層 26 (接着層) を兼ねるようにしてもよい。

【0060】

また、スティフナ 12 の凹部 12 x の形状として半球状型を例示したが、第 1 実施形態で説明したような柱状型又は錐体型などにしてもよい。また、第 4 実施

形態のようにグラウンドプレーンが形成されていない配線基板を備えた半導体装置に適用してもよい。

【0061】

また、第1実施形態などと組み合わせて、スティフナ12の凹部12xの大きさや凹部12xの内部の誘電率などを適宜調整することにより、インピーダンス整合が得られると共に、はんだボール25へのストレスを緩和できる半導体パッケージ（半導体装置）としてもよい。

【0062】

以上、第1～第5実施形態により、本発明の詳細を説明したが、本発明の範囲は上記の実施形態に具体的に示した例に限られるものではなく、この発明を逸脱しない要旨の範囲における上記の実施形態の変更は本発明の範囲に含まれる。

【0063】

例えば、第1～第4実施形態では、配線基板10のコア基板として絶縁フィルム16を使用する形態を例示したが、ガラスエポキシ基板などのリジッド基板を使用してもよい。

【0064】

また、第5実施形態では、絶縁フィルムはポリイミドやエポキシなどの樹脂フィルムに限定されるものではなく、可撓性を有するフレキシブル基板であれば適用することができる。

【0065】

【発明の効果】

以上説明したように、本発明の半導体パッケージでは、一方の面にグラウンドプレーンを備え、他方の面に配線線路部と接続パッド部から構成される信号配線層を備えた配線基板のグラウンドプレーンの面が金属板上に固着されている。そして信号配線層の配線線路部と接続パッド部との間でインピーダンス整合が得られるように、接続パッド部に対応するグラウンドプレーンの部分に不形成部が設けられていると共に、この不形成部に対応する金属板の部分に所定深さに調整された凹部が設けられている。

【0066】

このようにすることにより、配線線路部とグランドプレーンとで形成される静電容量と、接続パッド部と金属板とで形成される静電容量を略同一に設定できるようになり、配線線路部と接続パッド部との間でインピーダンス整合が得られるようになる。

【図面の簡単な説明】

【図 1】

図 1 (a) は本発明の第 1 実施形態に係る半導体パッケージ（半導体装置）を示す断面図、図 1 (b) は図 1 (a) を B 方向からみた部分平面図である。

【図 2】

図 2 (a) は図 1 (b) の I-I に沿った断面図、図 2 (b) は図 1 (b) の II-II に沿った断面図である。

【図 3】

図 3 は本発明の第 1 実施形態の半導体パッケージに係るスティフナの凹部内に空洞部が設けられた形態を示す部分断面図である。

【図 4】

図 4 は本発明の第 1 実施形態の半導体パッケージに係るスティフナの凹部形状変形例を示す部分断面図である。

【図 5】

図 5 (a) は本発明の第 1 実施形態の半導体パッケージの変形例を示す部分断面図、図 5 (b) は図 5 (a) を C 方向からみた部分平面図である。

【図 6】

図 6 は本発明の第 2 実施形態の半導体パッケージ（半導体装置）を示す断面図である。

【図 7】

図 7 は本発明の第 3 実施形態の半導体パッケージ（半導体装置）を示す断面図である。

【図 8】

図 8 は本発明の第 4 実施形態の半導体パッケージ（半導体装置）を示す断面図である。

【図 9】

図 9 は従来技術に係る実装基板に実装された半導体装置にストレスがかかった様子を示す部分断面図である。

【図 10】

図 10 は本発明の第 5 実施形態の半導体パッケージ（半導体装置）を示す断面図である。

【図 11】

図 11（a）は従来技術に係る F B G A パッケージタイプの構造を有する半導体装置を示す断面図、図 11（b）は図 11（a）を A 部からみた部分平面図である。

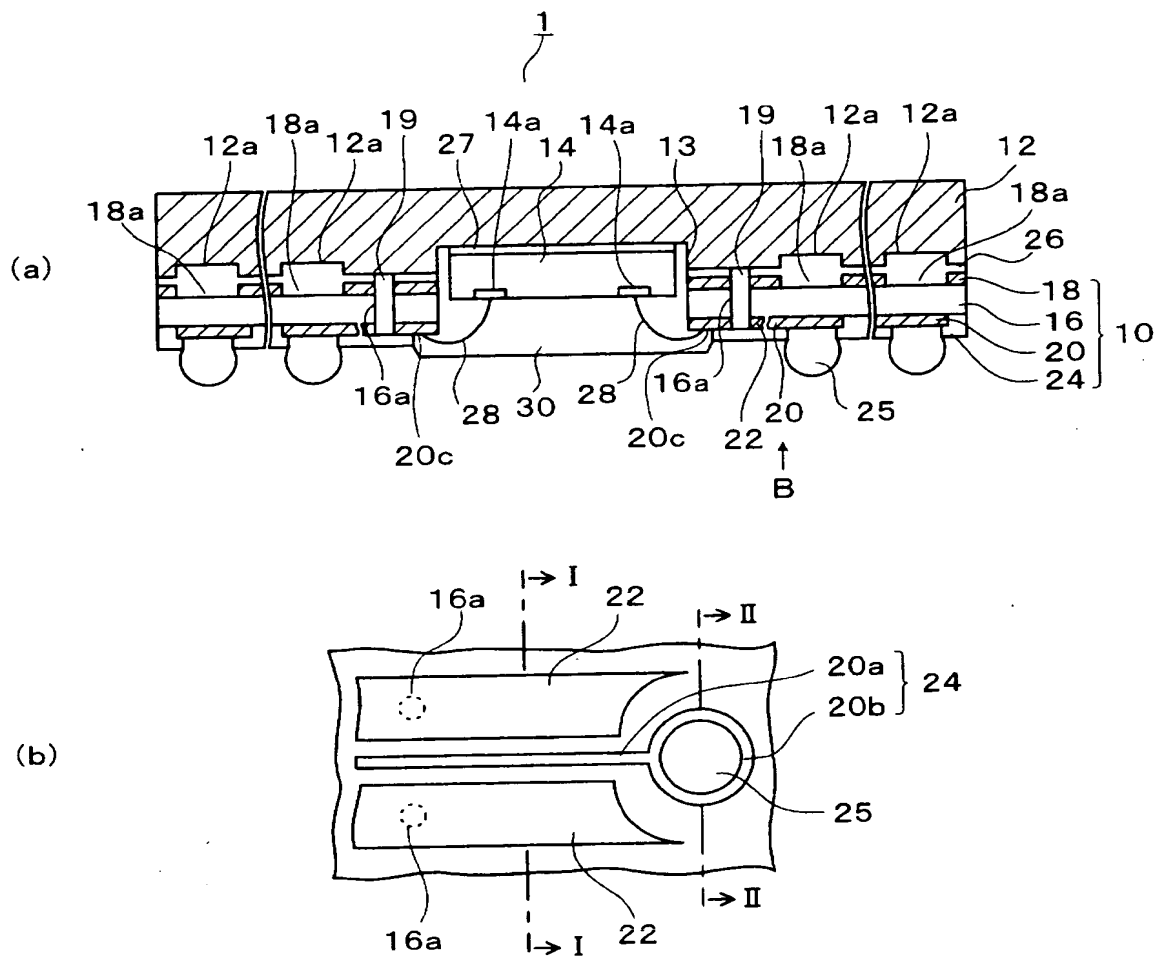
【符号の説明】

1 ～ 1 d …半導体装置（半導体パッケージ）、1 0 …配線基板、1 1 …空洞部、1 2 …スティフナ（金属板）、1 2 a ～ 1 2 c、1 2 x …凹部、1 4 …半導体チップ、1 6 …絶縁フィルム（絶縁基板）、1 6 a …スルーホール、1 8 …グランドプレーン、1 8 a …不形成部、1 9、1 9 a …導電性ペースト（導電体）、2 0 …信号配線層、2 0 a …配線線路部、2 0 b …接続パッド部、2 0 d …バンプ接続部、2 2 …グランド配線層、2 4 …ソルダレジスト、2 5 …はんだボール（バンプ）、2 6 …樹脂層、2 6 x …接着シート、2 7 …接着層、2 8 …ワイヤ、3 0 …封止樹脂、3 2 …実装基板。

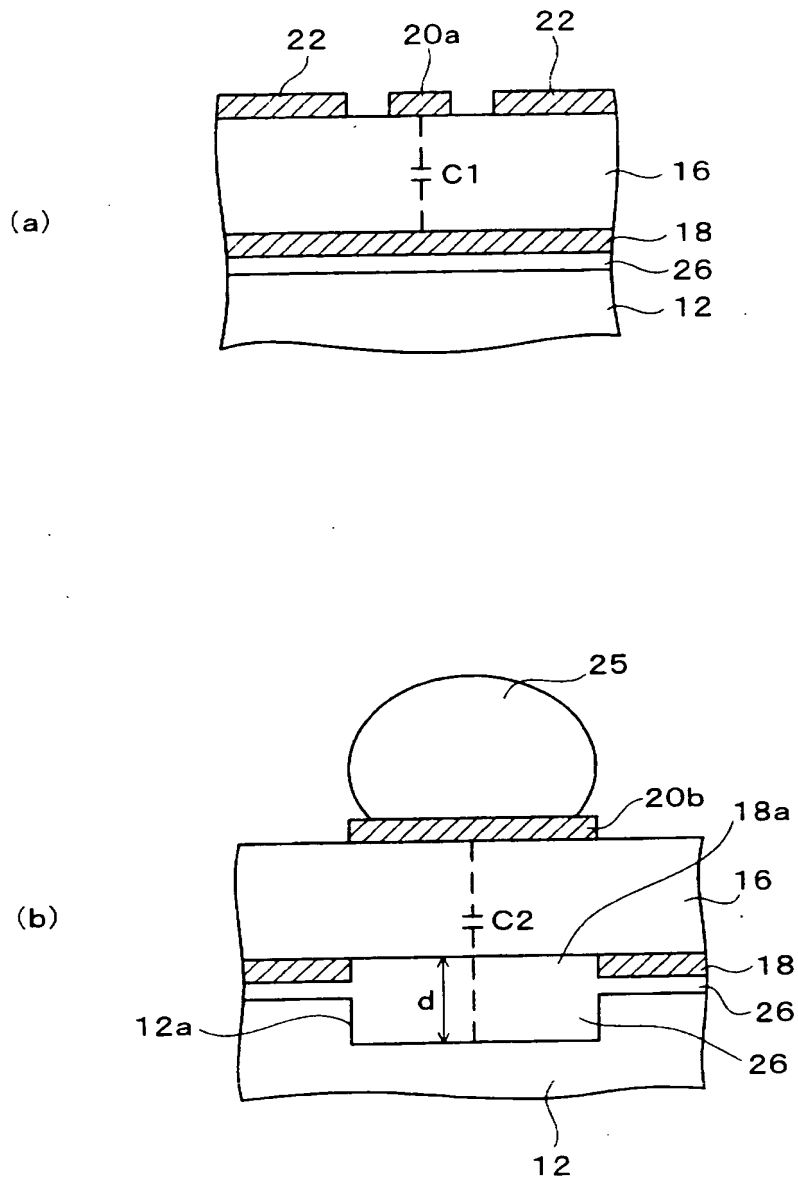
【書類名】 図面

【圖 1】

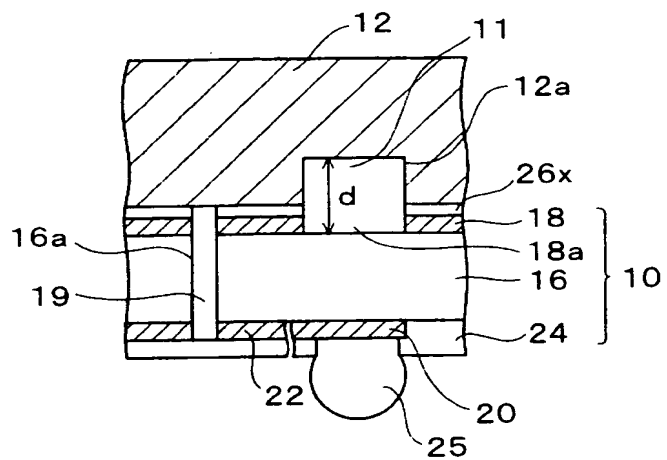
本発明の第1実施形態の半導体パッケージ(半導体装置)を示す図



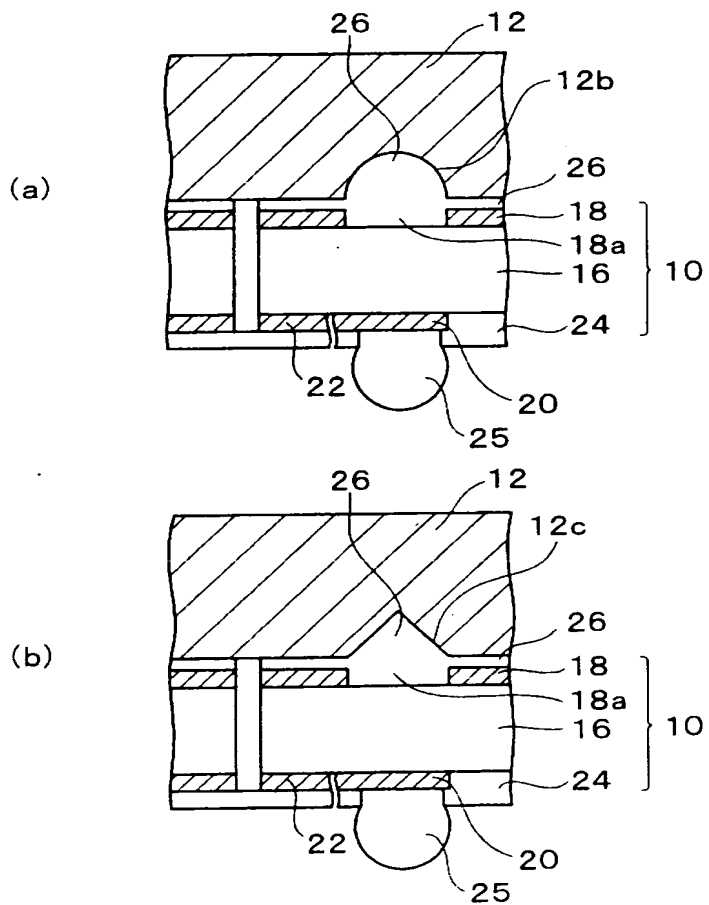
【図 2】



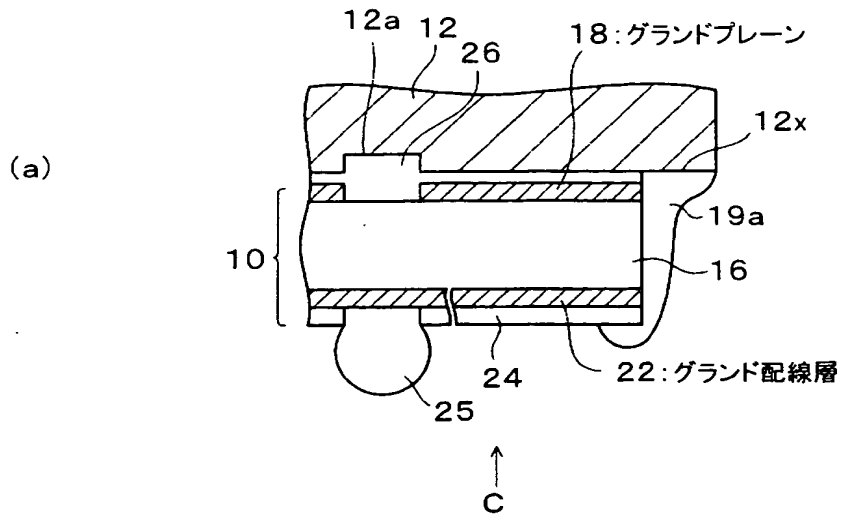
【図 3】



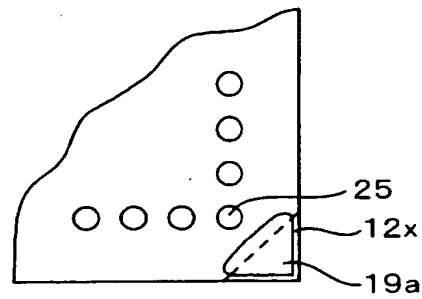
【図 4】



【図 5】

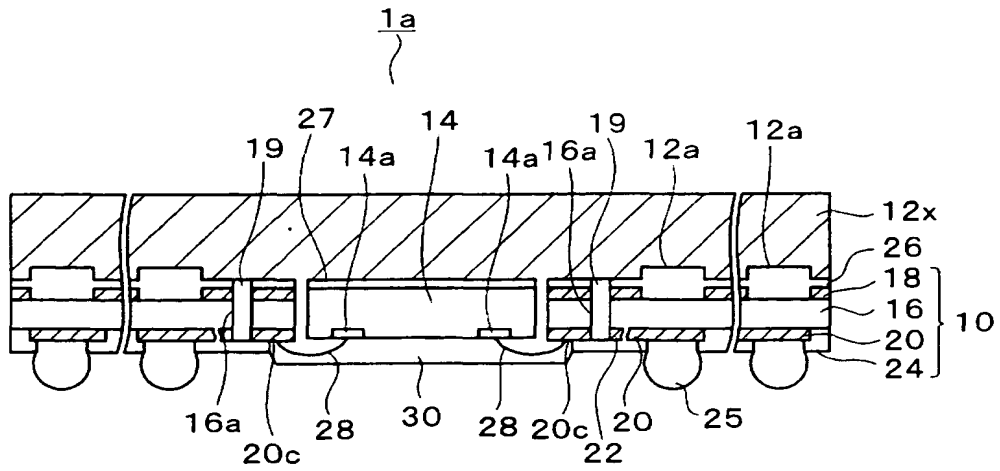


(b)



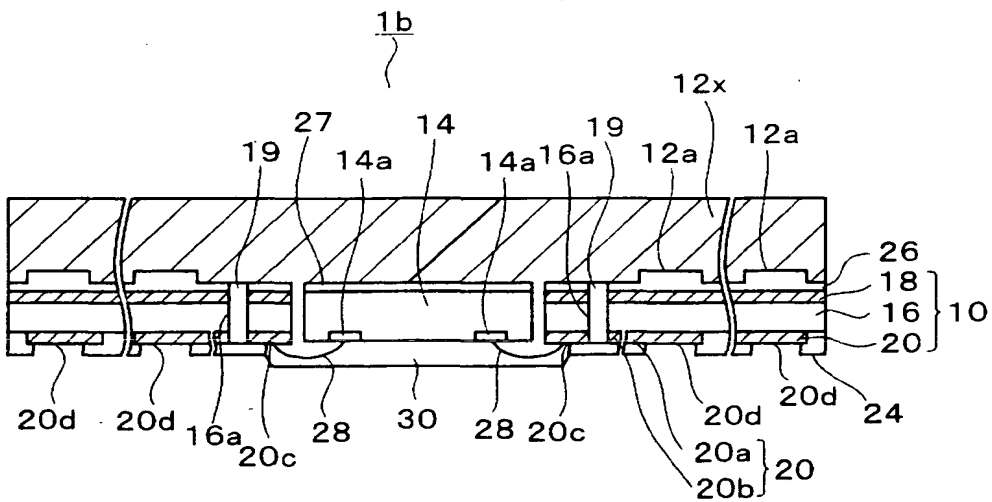
【図 6】

本発明の第2実施形態の半導体パッケージ(半導体装置)を示す断面図



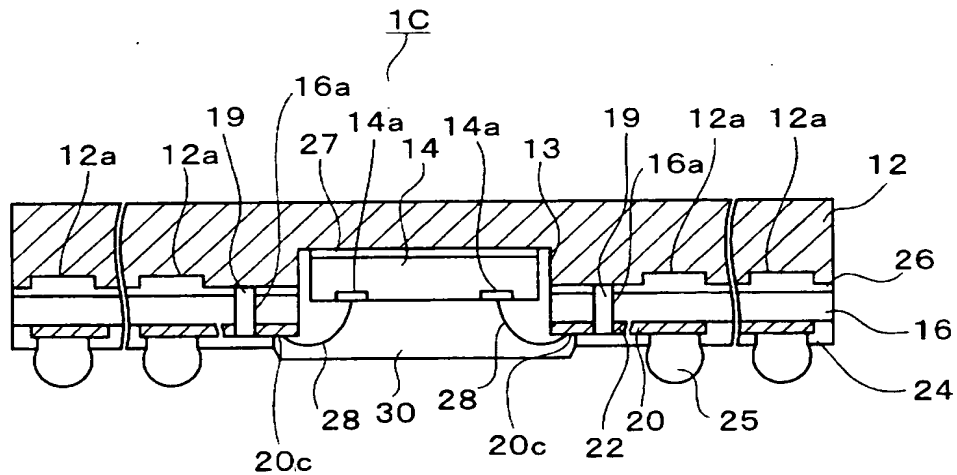
【図 7】

本発明の第3実施形態の半導体パッケージ(半導体装置)を示す断面図

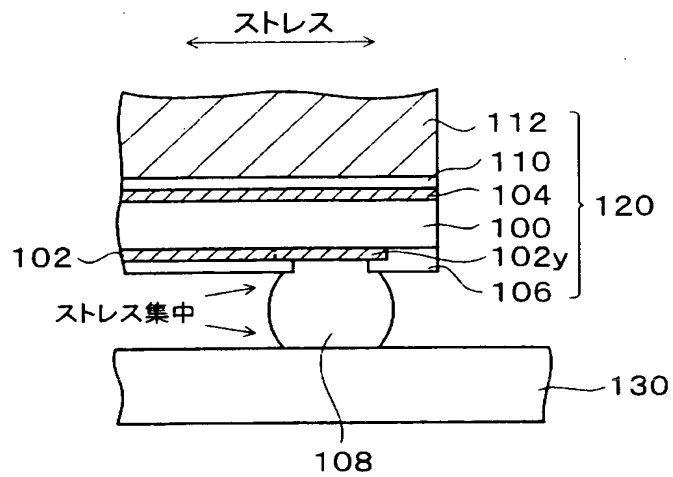


【図 8】

本発明の第4実施形態の半導体パッケージ(半導体装置)を示す図

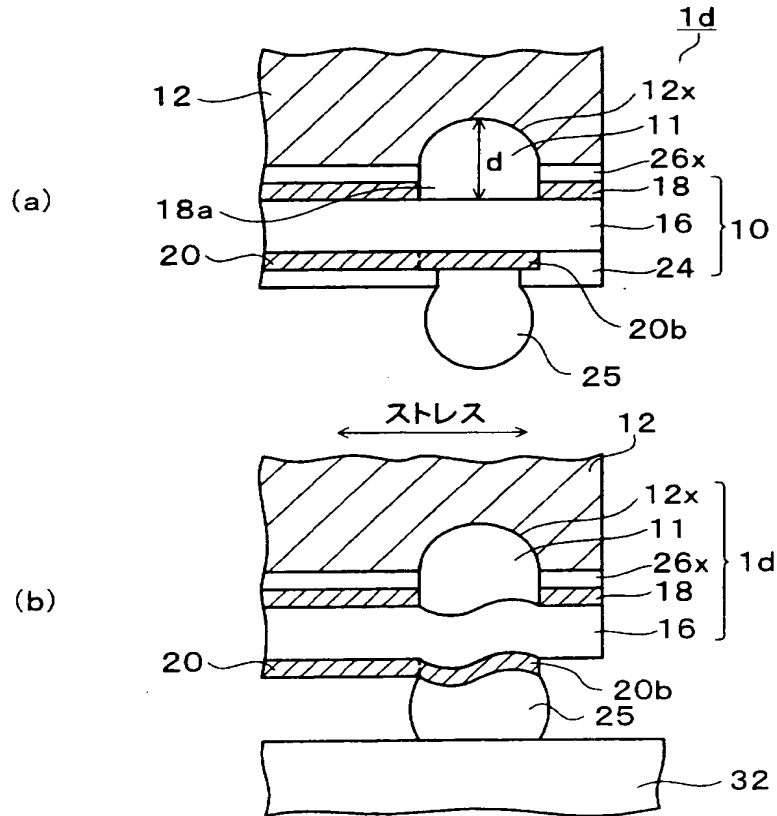


【図 9】



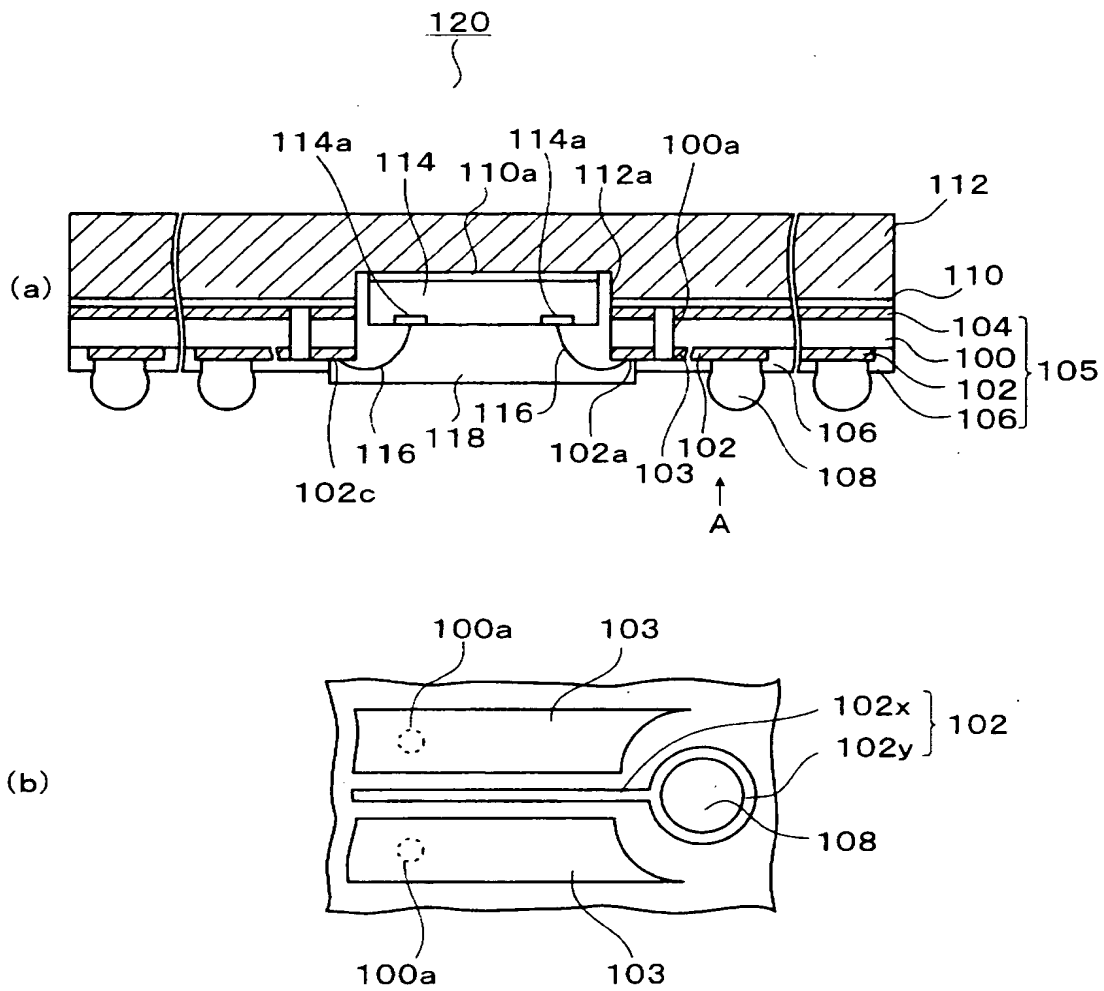
【図10】

本発明の第5実施形態の半導体パッケージ(半導体装置)を示す図



【図 1 1】

従来技術に係る半導体装置を示す図



【書類名】 要約書

【要約】

【課題】 伝送経路の全体にわたってインピーダンスを整合させることができる半導体パッケージを提供する。

【解決手段】 金属板 1 2 と、絶縁基板 1 6 の一方の面に形成された信号配線層 2 0 と絶縁基板 1 6 の他方の面に一体的に形成されたグランドプレーン 1 8 とを備え、グランドプレーン 1 8 側の面が金属板 1 2 の上に固着された配線基板 1 0 とを有し、信号配線層 2 0 は、配線線路部 2 0 a と、配線線路部の幅より太い幅の接続パッド部 2 0 b とにより構成されており、接続パッド部 2 0 b に対応するグランドプレーン 1 8 の部分に不形成部 1 8 a を設け、かつ不形成部 1 8 a に対応する金属板 1 2 の部分に凹部 1 2 a を設けたことを含む。

【選択図】 図 1

特願 2 0 0 2 - 2 4 3 5 9 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 9 0 6 8 8]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

長野県長野市大字栗田字舎利田 7 1 1 番地

氏 名

新光電気工業株式会社